

# Периферийное сканирование в микросборке «Осведомленность» от ПКК «Миландр»

**В статье описывается опыт применения технологии периферийного сканирования и программного обеспечения JTAG ProVision на плате с микросборкой «Осведомленность» российской компании «Миландр».**

**Алексей Иванов**

alexey@jtag.com

**Юрий Мякочин**

myakochin.yuri@ic-design.ru

Многие предприятия, разрабатывающие цифровую электронику и ранее применявшие импортную компонентную базу, сегодня всерьез задумываются об использовании отечественных процессоров, микроконтроллеров, ПЛИС. Зарубежная цифровая ЭКБ при этом всегда традиционно поддерживала стандарт периферийного сканирования IEEE 1149.1 (IEEE 1149.6), что позволяло производить автоматизированный тест собранных печатных плат, быстро находя и локализуя дефекты проводников, пайки, компонентов. Поддержка стандарта российскими микросхемами вызывала сомнения и не напрасно. Еще лет пять назад ни о каком периферийном сканировании с помощью наших микросхем не было и речи в подавляющем большинстве случаев. Сегодня ситуация изменилась, есть список из десятков отечественных микросхем с полноценной реализацией стандарта IEEE 1149.1. Один из пионеров внедрения этой технологии — ПКК «Миландр» из Зеленограда.

Цель проведенной работы — проверить, поддерживает ли устройство, разработанное компанией «Миландр», стандарт IEEE 1149.1, корректно ли у него работает режим периферийного сканирования и как будет выглядеть проект в программном обеспечении JTAG ProVision.

Самое интересное в данном проекте то, что микросборка не сама поддерживает периферийное сканирование. Стандарт IEEE 1149.1 поддерживает процессор 1967ВН044, входящий в ее состав. Благодаря этому, можно протестировать не только внешние связи микросборки, но и внутренние соединения. Как выяснилось в процессе работы, можно также запрограммировать данные в ПЗУ, входящее в состав «Осведомленности».

Разберем более подробно все этапы этого процесса.

## Создание проекта

Для того чтобы автоматически генерировать различные диагностические тесты платы и приложения для программирования, необходимо сначала создать проект в программной среде JTAG ProVision. Проект будет содержать все требуемые исходные сведения для последующей генерации. Исходные данные для работы всегда подразделяются на три основных типа:

1. Информация о соединениях платы. Она берется из САПР схематики или топологии платы в виде обычного текстового нетлиста. Если проект содержит несколько плат, соединенных между собой, то импортируется несколько нетлистов.
2. BSDL-модели на компоненты с поддержкой периферийного сканирования. Эти файлы предоставляет производитель/разработчик той или иной микросхемы. В зависимости от фирмы-поставщика BSDL-модели могут быть в свободном доступе на ее сайте, либо их необходимо запрашивать в индивидуальном порядке.
3. Модели кластеров. Это все остальные компоненты платы, которые не имеют поддержки периферийного сканирования, но подключены своими входами и выходами к JTAG-микросхемам и могут быть протестированы за счет их функциональности. ПО JTAG ProVision уже обладает значительной библиотекой таких компонентов.

Микросборка была предоставлена компанией «Миландр» вместе отладочной платой (рис. 1). Но самое интересное в данном проекте то, что микросборка представляет собой «систему в корпусе» — отдельное устройство, содержащее микросхемы и связи между ними (рис. 2). В нетлисте отладочной платы «Осведомленность» фигурирует как один компонент (микросхема), внутренних связей самой «системы в корпусе» нет. Для того чтобы корректно создать проект, в качестве модели для компонента DD1 мы определили тип: «разъем» (connector) (рис. 3). Затем в проект был добавлен еще один нетлист — для микросборки. В установках проекта мы соединили выводы «Осведомленности» с фиктивным «разъемом» DD1 (который на самом деле является большой микросхемой). Формально тестовый проект представляет собой комплекс из двух плат: отладочной и микросборки.

Система в корпусе «Осведомленность» — это микросборка, которая содержит процессор 1967ВН044, поддерживающий периферийное сканирование по стандарту IEEE 1149.1, аналого-цифровые преобразователи 5101НВ015 (2 шт.), РПЗУ Flash-типа 1636РР4У, преобразователи постоянного напряжения 1310ПН1У, линейный регулятор напряжения 1309ЕН1.8 (2 шт.) и пассивные компоненты. Таким образом, основной движущей силой тестирования



Рис. 1. Отладочная плата для микросборки «Осведомленность» и установка периферийного сканирования

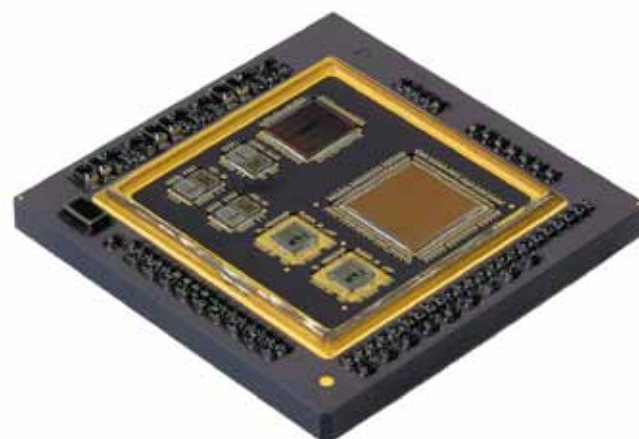


Рис. 2. Система в корпусе «Осведомленность» без крышки

Тип компонента	Имя компонента	Файл модели	Название модели	Атрибут
23	CONNECTOR_30_CH33-48	CH33-48	generic_passive_connector_model	CONNECTOR
24	CONNECTOR_30_CH33-64	CH33-64	generic_passive_connector_model	CONNECTOR
25	1318FN044-da-da	D01, D02, D03		
26	1318FN018-eda	D01, D02		
27	LMF1055-3	D01, D03, D06	vim1055-adj.model	LMF1055
28	LMF1055-4DA-T0263M	D02, D04	vim1055-adj.model	LMF1055
29	TLV320AC2388PW	D05	vibr320ac23.model	TLV320AC23
30	ICAR 431201 (DA)	DD1	generic_passive_connector_model	CONNECTOR
31	GK325-acc	DD1		
32	1967VC3T-eda	DD3	F:\Users\m\landr\85DL11967VC3T_cystal.brd	NEC320_ssp
33	ADCLK848CFZ	DD3	ad1clk848.model	ADCLK848
34	1638FR044ah	DD3	F:\Users\m\landr\memdb\1638a2.model	1638FR02
35	AD21285VZ	DD3	F:\Users\m\landr\memdb\ad2128.model	AD2128
36	AD28552CFZ	DD4	ad18552.model	AD2852
37	FT232RL	DD5	ft232l.model	FT232R
38	MT48LC4M320P	DD6	generic_memory_sdrn_128bit_4mx32_4banks.model	SDRAM4Mx32
39	JT3102_105	DD6	jt102_128bit	JT3102_105
40	TEST_POINT	K11, K12, K13, ...	generic_passive_testpoint_model	TESTPOINT
41	IGH32M150K02L	L1, L2, L3	generic_passive_inductor_model	INDUCTOR
42	LGH48M150K02L	L4, L5, L6	generic_passive_inductor_model	INDUCTOR
43	FAKE_COMPONENT	OSV	<Искусственный компонент>	

Рис. 3. Определение моделей компонентов в проекте.

Для DD1 определен тип Connector

будет являться процессор. Для автоматического создания тестов в любом САПР периферийного сканирования всегда требуются BSDL-модели на JTAG-компоненты. Файл BSDL был предоставлен компанией «Миландр». Следует отметить, что файл оказался совершенно корректным.

Для остальных компонентов, так называемых кластеров, мы по возможности определили модели из библиотеки JTAG ProVision. Заметим, что в данном случае кластеры есть и на отладочной плате, и внутри самой микросборки. На отладочной плате имеется микросхема оперативной памяти (SDRAM 128 Мбит), АЦП, ЦАП, внешние разъемы, светодиоды и кнопки. Многие из этих узлов связаны с процессором, поддерживающим периферийное сканирование, находящимся в составе микросборки «Осведомленность». В составе системы в корпусе из кластеров присутствуют флэш, АЦП и пассив.

### Генерация и создание приложений

Для проверки работы тестов и приложений, описанных далее, использовался контроллер периферийного сканирования JT3717/TSI (для программирования флэш понадобился высокоскоростной контроллер с внутренней памятью для хранения образа), цифро-аналоговый модуль ввода/вывода JT5112 (рис. 1).

Первое приложение, которое генерируется автоматически и создается для любого тестируемого устройства, — тест инфраструктуры. Его цель — проверить целостность JTAG-сигналов (TDI, TDO, TMS, TCK, TRST) всех каналов сканирования, наличие JTAG-микросхем и их идентичности. Для данной системы тест инфраструктуры сгенерировался без каких-либо проблем, в результате был получен результат, подтверждающий, что тест пройден (рис. 4). Тест длины регистра периферийного сканирования также показал соответствие данных, снятых с процессора 1967BH044, тому, что описано в BSDL-файле.

Следующий тест, который мы попытались сделать, — тест связей микросборки и микросхемы ОЗУ SDRAM, установленной на отладоч-

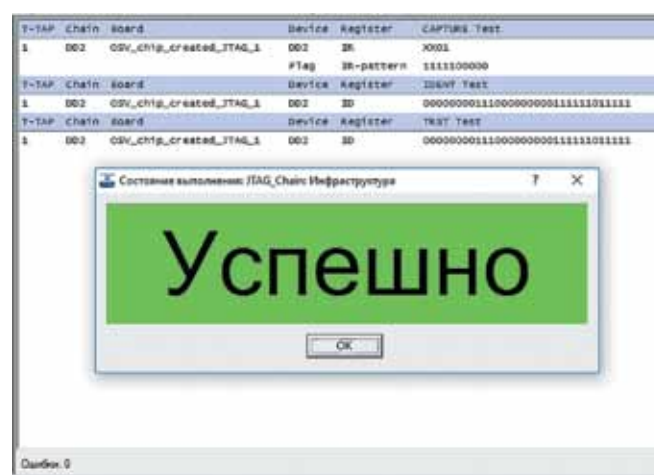


Рис. 4. Успешный запуск теста JTAG-инфраструктуры

ной плате. В JTAG ProVision есть модель для данного типа микросхем: “sdrn\_128mbit\_4mx32\_4banks.model”. Но при попытке сгенерировать автоматический тест мы получили сообщение, что тест не может быть сгенерирован: «Приложение 'DD6': Невозможно сгенерировать файл приложения: нет доступа к некоторым портам микросхемы памяти». Вызвано это тем, что вывод № 96 процессора 1967BH044 не имеет поддержки периферийного сканирования — отсутствуют ячейки для стимуляции тестового сигнала. Этот сигнал является тактовым для микросхемы памяти. При тестировании любых кластеров, требующих тактирования, данные сигналы, как и все остальные, симулируются с помощью тестовых векторов, задвигаемых в ячейки периферийного сканирования того или иного JTAG-компонента, связанного с данны-

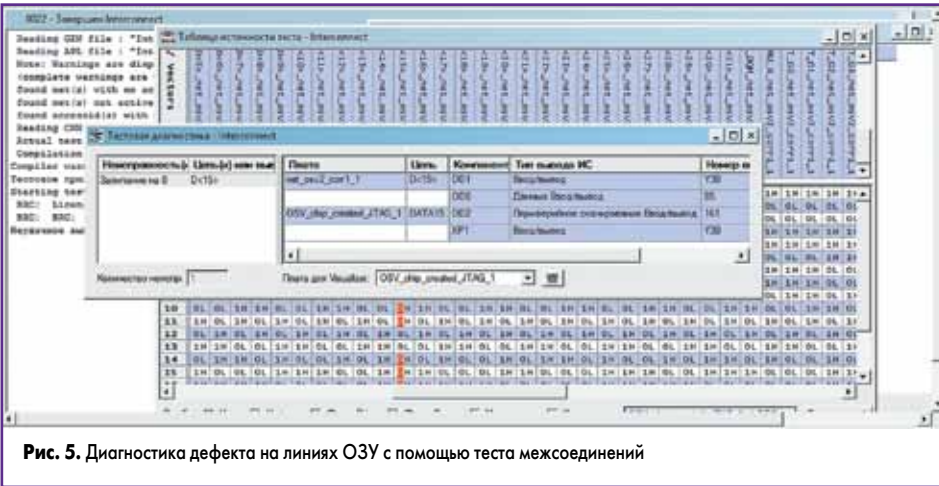


Рис. 5. Диагностика дефекта на линиях ОЗУ с помощью теста межсоединений

ми кластерами. При разработке устройств, использующих микросборку «Осведомленность» или процессоры 1967ВН044, необходимо учитывать данный факт для обеспечения тестопригодности плат. Один из вариантов обхода подобного ограничения — обеспечение контактной площадки на линии CLK микросхемы ОЗУ проектируемого устройства. Это позволит подключить к цепи, например, DIOS-модуль, который в тестовом приложении для ОЗУ будет стимулировать такой тестовый сигнал. Такое обеспечение сделает возможной хорошую автоматическую диагностику всех типов дефектов, лежащих на линиях адреса и данных микросхемы оперативной памяти. Хотя дефекты типа КЗ, замыкания на «0» и на «1» определяются и обычным тестом межсоединений.

Успешно был сгенерирован тест межсоединений. Вообще данный тест проверяет связи между компонентами с поддержкой периферийного сканирования (процессоры, ПЛИС, микроконтроллеры, телекоммуникационные ИС и т.д.) и просто выводы этих ИМС на наличие КЗ между собой, замыканий на «землю» и питание. В нашем случае тест проверял только выводы одного компонента с IEEE 1149.1 — процессора, который находится в системе в корпусе. Тем не менее, озаботившись отсутствием теста ОЗУ как такового, мы запустили тест, замкнув ножки микросхемы памяти D6 между собой. Тест показал ошибку и ее тип — «залипание на ноль» (рис. 5). Замкнута была линия адреса с соседней линией «земли». Так

что какие-то дефекты на микросхеме памяти выявить все же удалось.

Были успешно сформированы тесты и для кластеров внутри микросборки. Как уже говорилось, «Осведомленность» содержит РПЗУ Flash-типа 1636РР4У (производство «Миландр»). Всеми своими входами и выходами кристалл флэш подсоединен к процессору, и все его подключенные выводы поддерживают периферийное сканирование. Это позволяет автоматически сгенерировать как тест линий ПЗУ, так и приложение для его программирования с помощью процессора. Тем более что в библиотеке JTAG ProVision имеется готовая модель для 1636РР4У («Миландр»). Мы создали и успешно запустили тесты ID-кода флэш, шин адреса и данных, отсутствия записанных данных (рис. 6). Поскольку дефектов внутри микросборки не было и симулировать их не представлялось возможным, то тесты прошли успешно, без выявленных дефектов (рис. 7). Это хороший результат, показывающий, что мы можем тестировать и микросборку внутри.

Для ПЗУ было создано и еще одно приложение, предназначенное для его программирования. Нам удалось запрограммировать случайный бинарный файл во флэш, считать данные обратно и верифицировать их (рис. 8). Таким образом, систему на базе JTAG ProVision можно использовать не только для тестирования изделий, построенных на базе микросборки «Осведомленность», но и для программирования флэш, в данном случае —

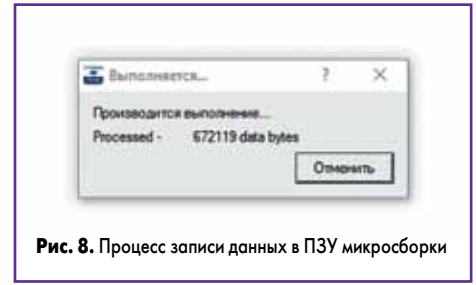


Рис. 8. Процесс записи данных в ПЗУ микросборки

ПЗУ самой системы в корпусе, которая физически выступает как внешняя микросхема по отношению к компоненту с поддержкой периферийного сканирования.

Из тестов и приложений, автоматически создаваемых на основе анализа нетлистов и моделей компонентов, следует отметить тесты внешних связей отладочной платы, которые выведены на внешние разъемы. Мы подключили к разъему XS5 DIOS-модуль JT5112 MIOS (рис. 9). Для того чтобы протестировать связи разъема с помощью модуля ввода/вывода, нужно добавить его нетлист (взятый из стандартной библиотеки JTAG ProVision) и после генерации тестового приложения указать соединения модуля с пинами разъема с помощью специального редактора. Данный вид теста очень показателен при проверке работы периферийного сканирования, так как на разъеме очень легко симулировать различные дефекты. Мы сделали короткие замыкания, обрывы цепей, перепутывание линий. Проведенные эксперименты показали, что подобные типы дефектов автоматически будут обнаруживаться с помощью периферийного сканирования на изделиях, построенных с помощью «Осведомленности» или процессоров 1967ВН044.

При проверке работы периферийного сканирования часто применяются тесты, созданные вручную, посредством элементов интеракции и визуализации. Такими элементами могут быть, например, светодиоды или кнопки. И то и другое присутствует на отладочной плате для микросборки. Как правило, при создании этих тестов трудно использовать автоматическую генерацию, поэтому мы написали несколько скриптов в среде разработки тестов JTAG Functional Test, входящей в состав пакета JTAG ProVision. Это удобный инструмент, имеющий в основе язык программирования Python и позволяющий инженеру и оператору

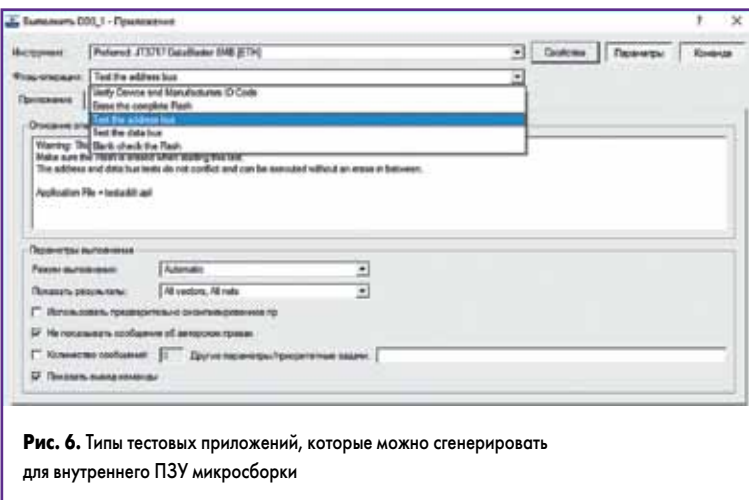


Рис. 6. Типы тестовых приложений, которые можно сгенерировать для внутреннего ПЗУ микросборки

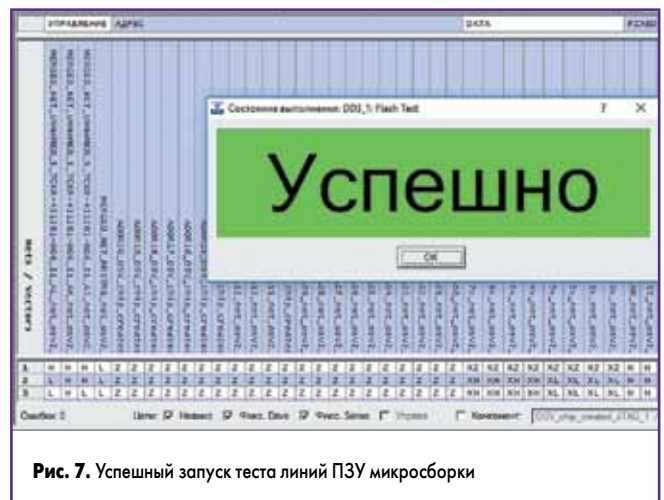
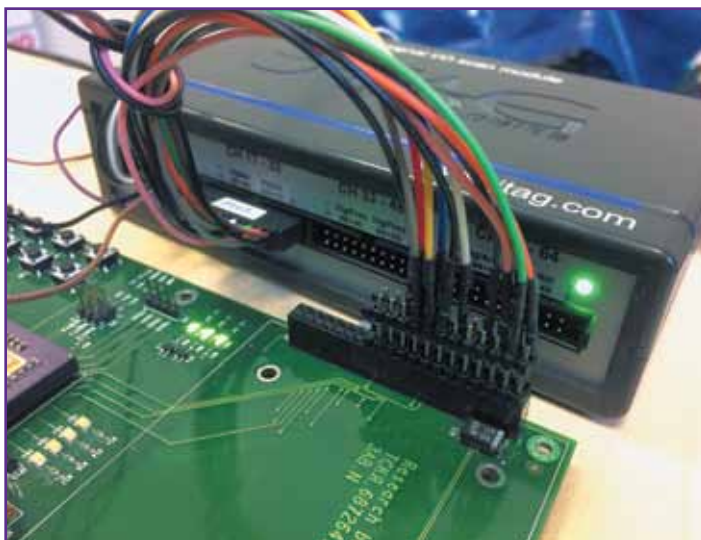


Рис. 7. Успешный запуск теста линий ПЗУ микросборки

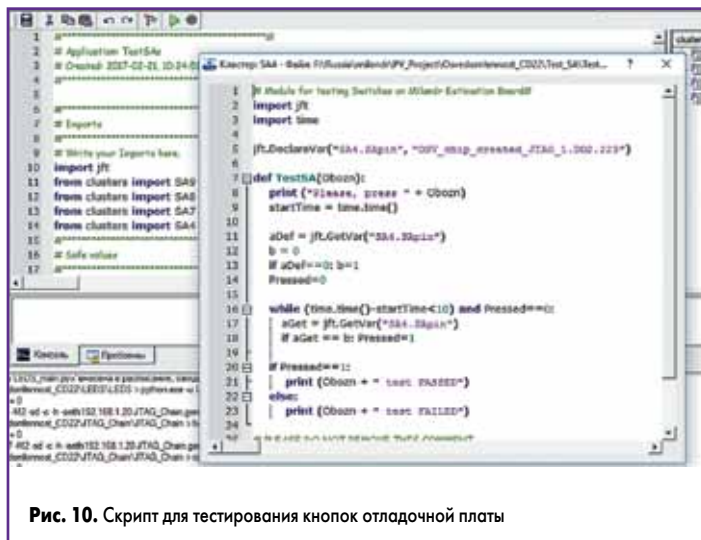




**Рис. 9.** Подключение MIOS-модуля к внешнему разъему отладочной платы для проверки диагностики дефектов

максимально гибко сконструировать любой нестандартный тест с применением периферийного сканирования.

Успешно были запущены тесты кнопок и светодиодов. На рис. 10 показан пример скрипта для тестирования кнопок — он очень популярен у пользователей JTAG ProVision, так как в нем предусмотрены уже готовые модули-подпрограммы, которые можно вставить в любой проект. Мы использовали его для тестирования всех четырех кнопок отладочной платы. Скрипт ожидает нажатия кнопки в течение установленного программистом времени, если сигнал нажатия появляется



**Рис. 10.** Скрипт для тестирования кнопок отладочной платы

на выводе компонента с поддержкой периферийного сканирования, то тест считается не пройденным. В процессе работы выяснилось, что новые тестируются за счет JTAG-компонента 1967BH044.

В заключение отметим, что подобная работа выполнялась и для другой микросборки ПМК «Миландр» — Flip-Chip. Проведенные исследования показали, что новые цифровые микросхемы «Миландра» и системы в корпусе, использующие их, полностью поддерживают периферийное сканирование, что позволит автоматически тестировать и диагностировать платы, разработанные с их помощью. В настоящее время стандарт IEEE 1149.1 поддерживают следующие микросхемы разработки «Миландра»: 1967BH028, 1967BH044, 1986BE94, 1986BE8, микросборка «Осведомленность», микросборка Flip-Chip.