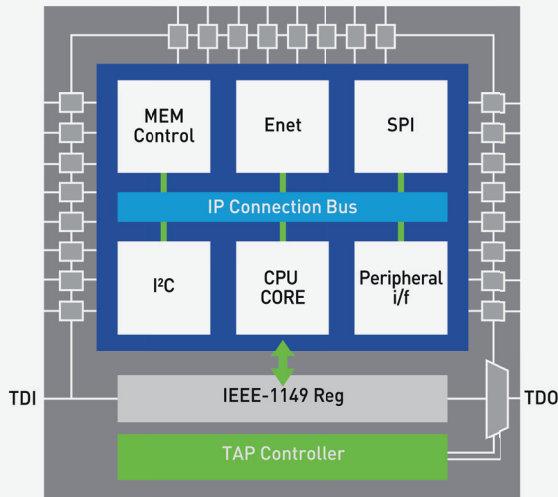


# CORECOMMANDER FÜR MIKROPROZESSOREN UND MIKROCONTROLLER

Direkter Zugang zu Memory- und Peripheriebausteine (I/O)  
für Test, Debug und In-System-Programmierung



- Direkter Zugang zu Memory- und Peripherie (I/O) Komponenten eines Mikroprozessors über seine (JTAG) Debug-Schnittstelle
- Lesen und Schreiben von Daten in und aus dem Memory und Peripherie ohne Software-Programmierung
- At-Speed Ausführung von Lese- und Schreibzyklen
- Test und Debug der Verbindungen zwischen Mikroprozessor und Memory- bzw. Peripheriebausteine (at speed)
- Einfache Programmierung von Flash-Memory

Corecommander bietet High-Level Funktionen zum Schreiben und Lesen von Register- und Speicherbereiche des Mikroprozessors (uP) ohne Software-Programmierung. CoreCommander Funktionen werden über die JTAG-Schnittstelle zur Verfügung gestellt.

## Applikationen

CoreCommander kommt während der Designphase (Debug & Verify), dem Produktionstest sowie im Servicebereich zum Einsatz. Hier einige Beispiele:

- Diagnose von "Dead-Kernel" Boards; direktes Schreiben und Lesen der entsprechenden Speicherbereiche.
- Prüfen der korrekten Einstellungen des Peripherie Controllern (DDR Controller, Flash-Memory Controller, I/O Controller ect.) für den verwendeten Peripheriebaustein. Durch schreiben/lesen in die entsprechenden Control Register kann die korrekte Funktionsweise des Bausteines geprüft werden.
- Prüfen der Verbindung zwischen Mikrokontroller und dem externen Speicher- bzw. I/O Baustein durch lesen und schreiben von Daten.
- Programmierung von boardspezifischen Daten wie z.B. Kalibrierwerte, MAC-Adresse oder ein Zeitstempel in den Speicher oder die Programmierung des gesamten Flash.

## Hintergrund

Ein Mikroprozessor (uP) führt Lese- und Schreibzyklen auf seinem Bus aus, um auf die entsprechenden Register und Speicherbereiche zuzugreifen. Grundlage im

**Order information**  
CoreComm Micro [core]  
[core] = ARM 7, ARM 9, ARM 11, Cortex-A, Cortex-R, Cortex-M, Blackfin, PXA2xx, PXA3xx, IXP4xx, PowerPC-MPC500 family, PowerPC-MPC5500 family, PowerPC-MPC5600 family, C28x, XC166, Tricore, PIC32

normalen betrieb ist die im Speicher abgelegte kundenspezifische Firmware. Um das Programm auszuführen wird eine fehlerfreie Verbindung zwischen uP und Speicher vorausgesetzt. Somit ist diese Methode weniger sinnvoll sobald man Verbindungen zwischen uP und (externen) Memory testen oder debuggen muss. Über die CoreCommander Befehle wird nun nicht auf die intern abgelegte Firmware, sondern von extern auf die notwendigen Register und Speicherbereiche zugreifen, um diese zu beschreiben bzw. auszulesen.

Das Testen von Speicherverbindungen oder die Programmierung eines Flash Speichers mit CoreCommander ist eine einfache und geradlinige Abfolge von Schreib- und Lesebefehlen.

## Nutzung

CoreCommander kann über sein High-Level GUI als interaktives Hardware-Debug-Tool verwendet werden. Der zur Verfügung gestellte Befehlssatz ermöglicht das Lesen und Schreiben von Registern und Speicherbereichen. Die Befehle können direkt ausgeführt und

# CORECOMMANDER FÜR MIKROPROZESSOREN UND MIKROCONTROLLER

Direkter Zugang zu Memory- und Peripheriebausteine (I/O)  
für Test, Debug und In-System-Programmierung

die Ergebnisse sofort überprüft werden. Kundenspezifische Befehlsabfolgen können im interaktiven Fenster erneut wiedergegeben oder in den Python Editor exportiert werden. Die interaktive Nutzung ist vor allem beim Debug in der Designphase aber auch für den Servicemitarbeiter vor Ort geeignet.

Um den automatisierten Ablauf der CoreCommander Sequenz zu ermöglichen können diese direkt in der entsprechenden Programmierumgebung wie Python, LabView, LabWindows, Visual basic, C, C++, .NET und TestStand aufrufen werden. Dies ist sehr hilfreich zur Erstellung wiederverwendbarer Tests für oft verwendete Bausteine oder Clusterbereiche sowie der In-System Programmierung von Flashbausteinen.

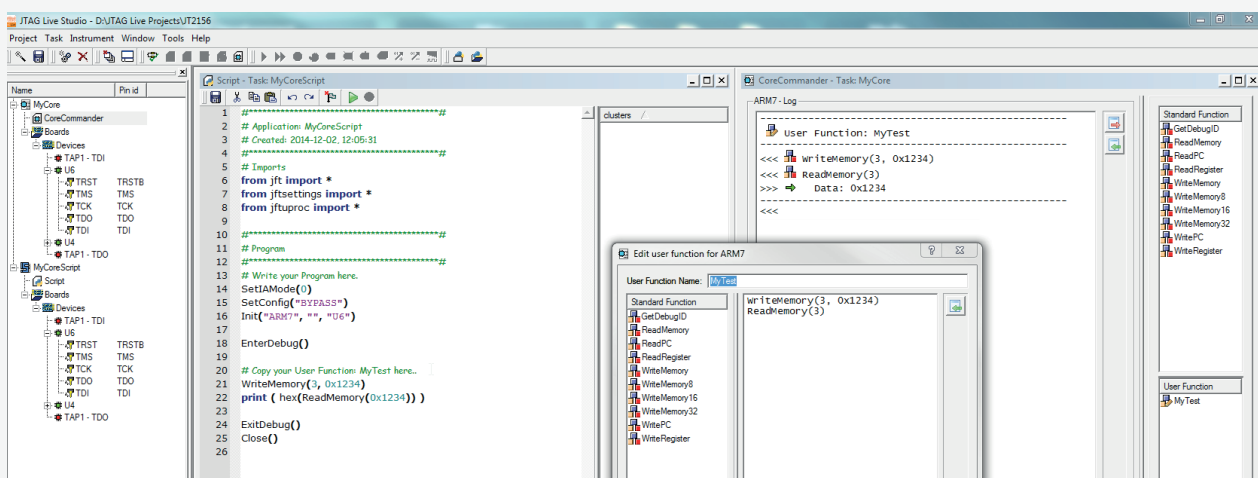
- Verfügbar für Mikroprozessoren, Mikrocontroller und DSPs mit einem oder mehreren der folgenden Cores:

Analog Devices:	Blackfin
Arm:	ARM7, ARM9, ARM11, Cortex-A, Cortex-R, Cortex-M
Freescale:	PowerPC MPC500, MPC5500, PowerPC MPC 5600 families
Infineon:	C166, Tricore
Microchip:	PIC32
Texas Instruments:	C28x (TMS320)
Xscale:	IXP4xx, PXA2xx, PXA3xx

- Sollte der von Ihnen benötigte Familie nicht unterstützen, kontaktieren Sie bitte unseren lokalen Ansprechpartner

Hinweis: Ein CoreCommander ist Core-spezifisch, nicht Baustein-spezifisch. Demnach wird jeder Mikrocontroller, der einen der obigen Cores nutzt, durch diese CoreCommands unterstützt.

## Beispiel



CoreCommander FPGA Blockdiagramm und Python-Code.

Region or Country	Telephone	E-mail
• Europe or Rest of World	+31 (0)40 295 0870	info@jtag.nl
• United Kingdom & Ireland	+44 (0)1234 831212	sales@jtag.co.uk
• North America	Toll free - 877 FOR JTAG Western US - 949 454 9040	info@jtag.com
• China, Malaysia, Singapore, Thailand, Taiwan	+86 (021) 5831 1577	info@jtag.com.cn
• Germany	+49 (0)971 6991064	germany@jtag.com
• Finland	+358 (0)9 4730 2670	finland@jtag.com
• Sweden	+46 (0)8 754 6200	sweden@jtag.com

Q1\_2015\_1000\_MSL  
© 2015 The JTAG Technologies logo and other trademarks designed with the symbol "®" are trademarks of JTAG Technologies registered in Europe and/or other countries. JTAG Technologies reserves the right to change design and specifications without notice.

