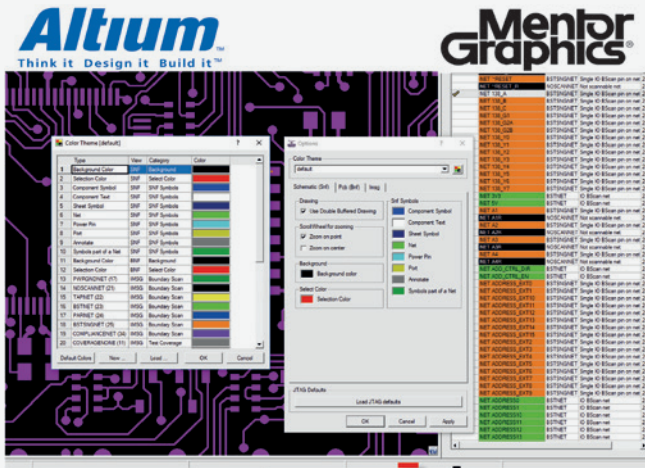


JTAG VISUALIZER FÜR DFT UND FEHLERANALYSE

Interaktiver Schaltplan- und Layoutviewer



- Schneller Überblick über den JTAG-Zugriff und die Testbarkeit Ihres Designs in Schaltplan- oder Layoutanzeigen
- Maps Feature unterstützt DfT und den export des ProVision-Archivs
- Maps überprüft das BSDL Model auf Semantik/Syntax
- Ermöglicht eine schnelle fehlerlokalisierung
- Zeigt die erlernte Scan-Kette an
- Einsatzmöglichkeiten: Stand Alone, ProVision Plugin oder kundenspezifisches Runtime Systeme (Activ X)
- Umfangreiche Such- und Anzeigefunktionen: Lokalisieren, Zoom to, nächster Knoten
- Kompatibel mit allen führenden EDA-Tools
- Mehrere Sprachoptionen - Deutsch, Französisch, Russisch, Japanisch und Chinesisch

Einführung

JTAG Visualizer ist ein Designdatenviewer, der in den Boundary Scan Tools von JTAG Technologies und ausgewählten Drittanbietersystemen integriert ist. JTAG Visualizer verarbeitet Outputdaten (Schaltplan-, Layout- und Informationsdateien) aus verschiedenen EDA Tools und ermöglicht eine schnellere DfT-Analyse und Fehlerlokalisierung in Boundary-Scan basierenden Designs.

Anwendungen

JTAG Visualizer erhöht die Leistungsfähigkeit von Boundary-Scan im Leiterplattendesign über die Fertigung bis zur Reparatur. Spezifische Netze, Bauteile und andere Elemente im Schaltplan oder Layout zu finden, ist ein Kinderspiel – selbst bei komplexesten Designs. Entwickler möchten ihre Schaltpläne und/oder Layouts auf Testbarkeit durch Boundary-Scan überprüfen. Techniker im Bereich Fertigung und Reparatur profitieren von schneller grafischer Lokalisierung diagnostizierter Fehler im Layout.

Markierung im Schaltplan

Ein wichtiger Aspekt der Entwicklungsarbeit ist die Sicherstellung der Testbarkeit (Design-for-Test DfT). Die Vorteile von Boundary-Scan während des gesamten Lebenszyklus werden durch einen formalen DfT-Ansatz vor Beginn der Layout-Tätigkeiten enorm verstärkt. ProVision-Anwender mit JTAG Visualizer er-

Bestellinformationen

- JTVB - JTAG Visualizer für Leiterplattenlayout beinhaltet einen CAD Extractor/Konverter (erforderliches SW-Paket)
- JTVS - JTAG Visualizer for Schaltplan beinhaltet einen CAD Extractor/Konverter (erforderliches SW-Paket)
- ProVision V2.0 or PSA or PIP/***. BSD (Diagonse Software) empfohlen für Layoutviewer

Unterstützte Schalplan Tools

- Altium - Designer
- Cadence - OrCAD Capture, Concept
- Mentor - CAMCAD, DxDesigner [EE 7.9.3 + und ViewDraw], Design Capture 2002/2004, Design Architect, PadsLogic 2005/2007
- Zuken - CR5000, CadStar

Unterstützte Layout Tools

- Valor ODB++, ODBXML
- Altium P-CAD, Designer
- Cadence Allegro
- Fabmaster FATF
- Mentor - CAMCAD, PADS PowerPCB, PADS Layout, BoardStation, Expedition PCB
- DDE-EDA - Supermax ECAD
- Intercept - Pantheon
- Zuken CR5000, Cadif

kennen sofort, welche Komponenten des Schaltplans als testbar eingestuft werden und wo noch Korrekturen erforderlich sind. Zu diesem Zweck werden Schaltplandaten mit Test-Applikationsdaten verknüpft. Sobald das Design bezüglich der Boundary-Scan-

JTAG VISUALIZER FÜR DFT UND FEHLERANALYSE

Interaktiver Schaltplan- und Layoutviewer

Testabdeckung optimiert und layoutet worden ist, kann bereits mittels des Entwicklungswerkzeugs JTAG ProVision mit der Entwicklung der Endapplikation begonnen werden.

Einsatz in der Fertigung

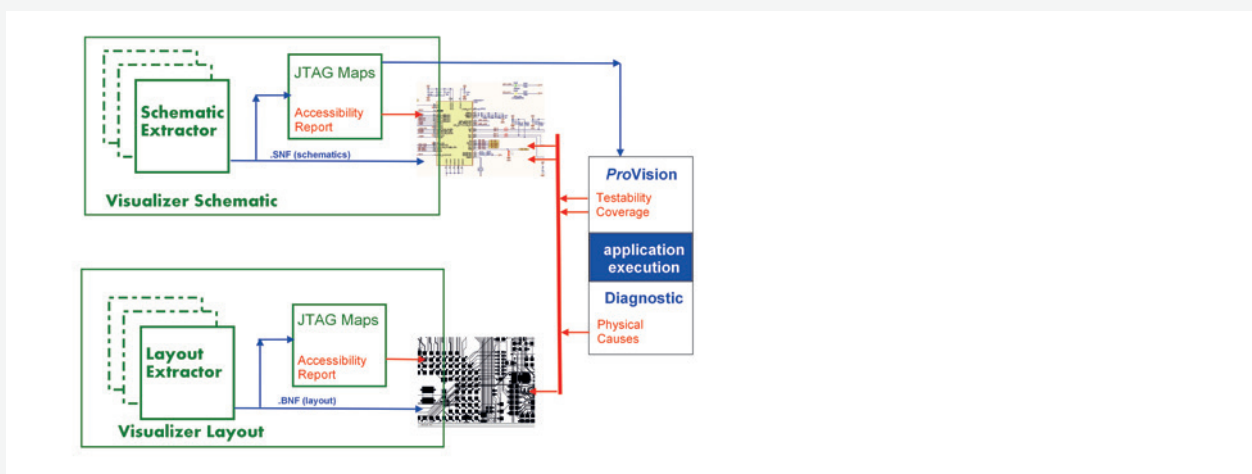
JTAG Visualizer vereinfacht die Reparatur fehlerhafter Baugruppen ganz erheblich, indem es die Fehlerorte graphisch im Layout und im Schaltplan anzeigt. Aus ProVision lässt sich der Visualizer über die Funktion Visualise nets on Fail [Fehlernetze anzeigen] automatisch starten. Alternativ kann mit einem einzigen Mausklick die Ausgabe des JTAGs Pin-Level-Diagnosereport im Visualizer überlagert werden, sodass der

Reparatur-Techniker alle Instanzen der fehlerhaften Netze in dem Layout bzw. dem Schaltplan angezeigt bekommt.

Erweiterte Funktionen

Visualizers Flip-Funktion erlaubt eine unmittelbare Spiegelung des Layouts, sodass auch die „Betrachtung von der Unterseite“ zur Verfügung steht. Die Befehle Locate, Zoom to und Find next unterstützen den Benutzer bei der Navigation durch das Design. Diese Funktionen markieren nur ausgewählte Netze und erleichtern so deren Nachverfolgung über mehrere Leiterplattenlagen.

Überblick



JTAG Visualizer

Region or Country	Telephone	E-mail
• Europe or Rest of World	+31 (0)40 295 0870	info@jtag.nl
• United Kingdom & Ireland	+44 (0)1234 831212	sales@jtag.co.uk
• North America	Toll free - 877 FOR JTAG Western US - 949 454 9040	info@jtag.com
• China, Malaysia, Singapore, Thailand, Taiwan	+86 (021) 5831 1577	info@jtag.com.cn
• Germany	+49 (0)971 6991064	germany@jtag.com
• Finland	+358 (0)9 4730 2670	finland@jtag.com
• Sweden	+46 (0)8 754 6200	sweden@jtag.com

1400-Visualizer-D-1001

© The JTAG Technologies logo and other trademarks designed with the symbol "®" are trademarks of JTAG Technologies registered in Europe and/or other countries. JTAG Technologies reserves the right to change design and specifications without notice.



We *are* boundary-scan.®