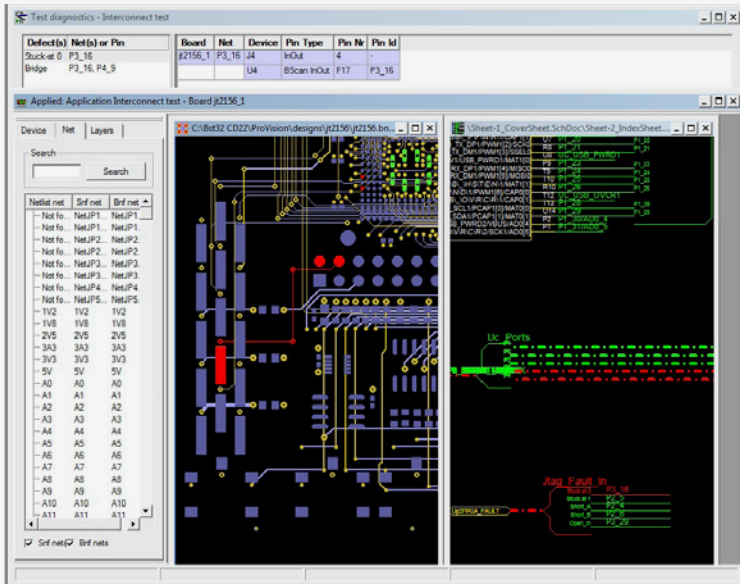


# BSD - BOUNDARY-SCAN DIAGNOSE

## Eindeutige Interpretation der JTAG-Testergebnisse



- Post processor - basierend auf bestehenden Testergebnissen
- Keine Testwiederholung erforderlich
- Für Verbindungstest, Speichercluster & Logikcluster
- Ausgabeformat zur grafischen Fehleranzeige im Visualizer
- Lokalisieren verschiedene Fehlertypen auf Pin-Ebene
- Floating-Lizenz kann für alle Run-time-Systeme gemeinsam genutzt werden

Screenshot zeigt die BSD-Textausgabe und optionaler Anzeige im Visualizer Layout & Schema

## Einführung

BSD ist ein optionales, erweitertes Softwaremodul. Dieses ermöglichte die Interpretation der Ergebnisdaten, welche nach der Ausführung der JTAG Technologies Tests zur Verfügung stehen. Die Anwendung von BSD auf die Testergebnisse gibt Prüfengeuren, Rework-Technikern oder Reparaturabteilungen eine präzise Aussage über den Leiterplatten- bzw. Systemfehler. Diese stehen dann als Textausgabe zur Verfügung. Optional besteht die Möglichkeit diese auch grafisch im Visualizer von JTAG Technologies darzustellen. Diese Indikatoren werden wie folgt angezeigt:

- Bridging (Kurzschlüsse im Schaltkreis)
- Netze, Stuck-at 1
- Netze, Stuck-at 0  
(Netze, die mit Masse/0V kurzgeschlossen sind)
- Pin stuck-at Fehler (offene Pins)
- Twist -Fehler (Netze die vertauscht oder gekreuzt sind)
- IEEE std. 1149.6 LVDS Netzwerkfehler

### Testanwendungen

In allen Fehlerfällen werden genaue Lokalisierungen angeboten, welche Bausteinreferenzen und Baustein-Pin-Nummern enthalten. Zu den Anwendungen, die von JTAG Technologies unterstützt werden, gehören:

### a) Verbindungstest (Interconnection)

Bei den meisten Designs resultiert der größte Teil der Testabdeckung bereits aus der Ausführung dieses Tests, der zur Erkennung von Fehler zwischen den Boundary-Scan-Verbindungen (IEEE 1149.x) verwendet wird. Standardmäßig werden die Ergebnisse des Verbindungstests als Truth Table Report (TTR) angezeigt. Obwohl diese Darstellung sinnvoll ist, ist nicht immer klar, welche Fehler aufgetreten sind, insbesondere bei mehreren gleichzeitigen Fehlern. Durch die Anwendung des BSD-Tools werden die Ergebnisse detailliert ausgewertet und in Textform im Fault Coverage Report angezeigt - siehe Screenshot 1.

### b) Speicherverbindungstest (inkl. Flashbausteine)

Viele Designs verfügen über Speicher-Cluster oder Bänke, die mit einem Boundary-Scan-konformen Baustein verbunden sind. In diesen Fällen kann JTAG ProVision verwendet werden, um automatisch einen Speicherverbindungstest zu generieren. Die Interpretation der TTR-Ergebnisse eines Speichertests kann schwierig sein, insbesondere bei Adressleitungsfehlern, die nur aus falschen Rückgabewerten aus dem Datenbus abgeleitet werden können. In diesen Fällen bietet BSD eine äußerst wertvolle Funktion, die die Fehler präzise lokalisiert.

# BSD - BOUNDARY-SCAN DIAGNOSE

## Eindeutige Interpretation der JTAG-Testergebnisse

### BSD-Darstellung Fehlerreport

Bei Verwendung von BSD in ProVision ist der Fehlertext im BSD-Fenster sichtbar, jedoch stehen weitere Ausgabooptionen (siehe unten) zur Verfügung, sobald BSD von der Kommandozeile oder über eine der JTAG Technologies PIP (Production Integration Package) Optionen wie z.B. für LabVIEW, LabWindows, C, VB, TestStand oder .NET gestartet wird. Beachten Sie, dass für die PIP-spezifische Diagnose Funktion eine zusätzliche Lizenz (BSD) benötigt wird, welche nicht zum Standardumfang eines PIP Moduls gehört.

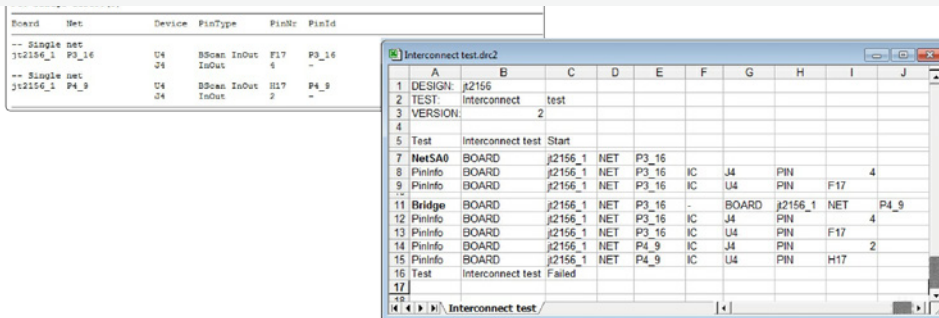
- DIA Datei - Default-Standardtext-Ausgabedatei, wie sie in ProVision und AEX/VIP Manager (klassische Tools) angezeigt wird.

- DRC/DRC2 file – Format für Diagnoseoutput. Das ursprüngliche DRC-Format kann für Single PCB (Ein-

zelbaugruppen) verwendet werden, während das DRC2-Format mehrere Baugruppen im Projekt unterstützt. Das Ergebnis des DRC/DRC2-Files wird in tabellarischer Form dargestellt, um den Import in eine Tabellenkalkulations- oder Prozessüberwachungssoftware zu ermöglichen.

- IMMSG file – Info-Message, eine Textdatei, welche immer von BSD erzeugt wird. IMMSG-Dateien werden in den grafischen Design-Viewer von JTAG Technologies Visualizer importiert. Die Verwendung von BSD in Verbindung mit dem Visualizer ermöglicht es, fehlerhafte Netze und Pins in Layout- oder Schaltplänen hervorzuheben.

### BSD Output Optionen HTML



Region or Country	Telephone	E-mail
• North America	Toll free - 877 FOR JTAG Western US - 949 454 9040	info@jtag.com
• Europe and Rest of World	+31 (0)40 295 0870	info@jtag.nl
• Finland	+358 (0)9 4730 2670	finland@jtag.com
• Germany	+49 (0)971 6991064	germany@jtag.com
• Sweden	+46 (0)8 754 6200	sweden@jtag.com
• United Kingdom & Ireland	+44 (0)1234 831212	sales@jtag.co.uk
• China, Malaysia, Singapore, Thailand, Taiwan	+86 (021) 5831 1577	info@jtag.com.cn

1300-E-BS-1000

© The JTAG Technologies logo and other trademarks designed with the symbol "®" are trademarks of JTAG Technologies registered in Europe and/or other countries. JTAG Technologies reserves the right to change design and specifications without notice.



We are boundary-scan.®