

CTPG_M - CORECOMMANDER-TESTPROGRAMMGENERATOR FÜR SPEICHER

Automatischer Generator für at speed Test von Speicherclustern mittels der in FPGAs oder Mikroprozessoren integrierten Debug-Logik



- Beschleunigung von Speichertests
- Erweiterung des Funktionstests
- Fehlererkennung bei parasitäre Widerstandsproblemen
- Erhöhung der Fehlerabdeckung beim Testen von Leiterplatten
- Nutzung vorhandener Hardware und Diagnosesoftware
- Basiert auf bewährten Testalgorithmen für Speichercluster

Einleitung

Basis für die Emulative Test & Programmier (ETP)-Technologie von JTAG Technologies bilden die CoreCommander Module. Diese bieten Zugriff auf die Emulationsmodi von μ Prozessoren oder den internen IP-Bus eines FPGA Bausteins. In JTAG ProVision können die CoreCommander-Optionen interaktiv bzw. zur Ausführung einer Befehlsfolge verwendet werden, zum Beispiel zur Prüfung der Verbindungen zu einem Speicherbaustein. Mit dem CTPG_M werden diese Tests automatisch generiert. Somit ist es möglich Konnektivität und Funktionalität zwischen dem Core-Host (μ Prozessor oder FPGA) und verschiedensten Speicherbausteinen, einschließlich DDRx-Bausteinen, zu prüfen.

CTPG_M wurde im Hause JTAG Technologies entwickelt, um Probleme die beim Speicherclustertest mittels konventioneller Boundary-Scan-Technik (IEEE Std 1149.1) auftreten zu beheben. Zu diesen Problemen gehören zum Beispiel das Fehlen eines Boundary-Scan-Registers (in der Regel in kleineren CPUs), ein unzureichender Zugriff auf alle Speichersignale (insbesondere synchrone Clocksignale des Speichers) oder der fehlenden Möglichkeit Schreib-/Lesezyklen unter Systemgeschwindigkeit durchzuführen.

Durch das verbinden von leistungsfähiger Emulations-/Debug-Logik sowie des embedded Speicher-

We are boundary-scan.®

Bestellinformationen CTPG_M - CoreCommander-Testprogrammgenerator für Speicher

Controllers können automatisch Tests entwickelt werden, um die oben genannten Probleme zu beheben. Dies ermöglicht schnellere und effektivere Tests auszuführen.

Als Teil des breiteren Portfolios der ETP-Produkte von JTAG Technologies verfolgt CTPG_M das Ziel, die Fehlerabdeckung und den Testdurchsatz bei kompatiblen Designs zu erhöhen. Das Verfahren nutzt vorhandene Debug-/Emulations-Supportoptionen, die in Mikroprozessoren integriert sind oder in FPGAs geladen werden. Diese Möglichkeit bieten die meisten Chips, wie z.B. die sehr gängigen ARM-Kernen oder Kernen von Analog Devices, Infineon, NXP (Freescale), ST Microelectronics, TI, Microchip und Marvell (Xscale) sowie teilweise von Altera und Xilinx.

Option für ProVision

CTPG_M ist als Option zur JTAG ProVision-Software, CD-Release 23 erhältlich. Es ist mit sämtlicher Tester-Hardware und allen Diagnosesystemen von JTAG Technologies kompatibel und ermöglicht das Erstellen von Diagnoseberichten auf Pinebene für Testingenieure,

CTPG_M - CORECOMMANDER-TESTPROGRAMMGENERATOR FÜR SPEICHER

Automatischer Generator für at speed Test von Speicherclustern mittels der in FPGAs oder Mikroprozessoren integrierten Debug-Logik

Produktionstechniker usw. Testergebnisse können mit dem JTAG Technologies Visualizer Tools für Layout und Schaltplan angezeigt werden.

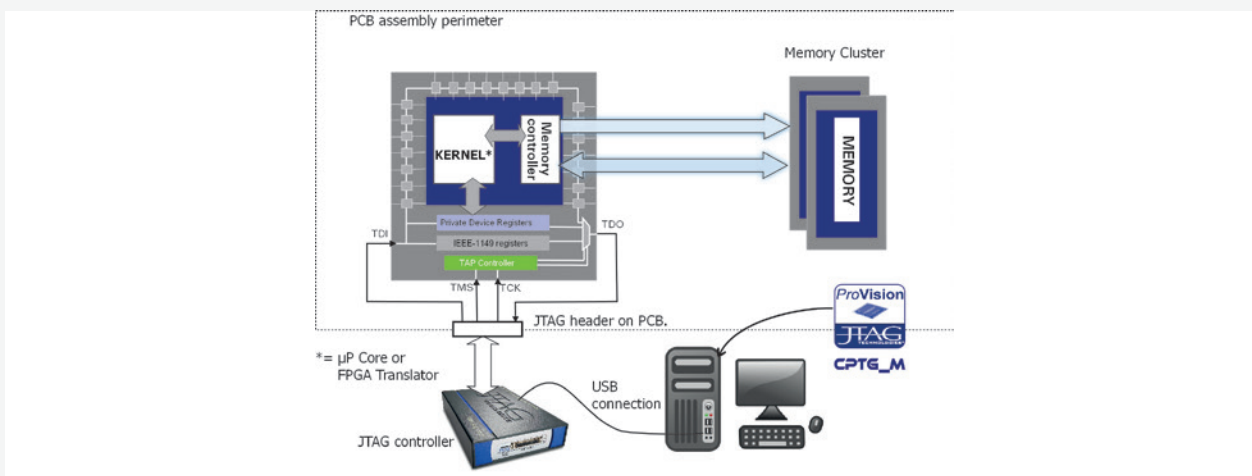
Bei der Erstellung eines Tests müssen Core und der zu testende Speicherbaustein identifiziert werden. Nach der Übermittlung der Startadresse des Speichers erzeugt CTPG_M automatisch die korrekte Befehlsfolge für den CoreCommander. Informationen über den zu testenden Speichertyp werden anhand einer Standard-ProVision-Modelldatei an den CTPG_M übergeben. Sobald ein embedded Speicher-Controller vorhanden ist, liest CTPG_M die erforderlichen boardspezifischen Einstellungen zum set-up des Controllers (z.B. INIT

AIPS, INIT PLL, INIT DDR) aus der bestehenden Initialisierungsdatei aus.

Durchführung von Tests

Bei der Durchführung von Tests werden anhand von optimierten, von JTAG Technologies entwickelten Testverfahren schnelle Schreib- und Lesevorgänge am externen Speicher durchgeführt. Auf gleiche Weise wie bei konventionellen (Boundary-Scan-basierten) Tests werden die Ergebnisse im vertrauten Truth-Table-Format angezeigt. Sollte das Testergebnis fehlerhaft sein wird die BSD-Diagnose eine entsprechende Fehleranalyse durchführen.

Figur 2



Block Diagram CTPG_M

| Region or Country | Telephone | E-mail |
|--|---|------------------|
| • Europe or Rest of World | +31 (0)40 295 0870 | info@jtag.nl |
| • United Kingdom & Ireland | +44 (0)1234 831212 | sales@jtag.co.uk |
| • North America | Toll free - 877 FOR JTAG Western US - 949 454 9040 | info@jtag.com |
| • China, Malaysia, Singapore, Thailand, Taiwan | +86 (021) 5831 1577 | info@jtag.com.cn |
| • Germany | +49 (0)971 6991064 | germany@jtag.com |
| • Finland | +358 (0)9 4730 2670 | finland@jtag.com |
| • Sweden | +46 (0)8 754 6200 | sweden@jtag.com |

1201-D-1001
© 2016 The JTAG Technologies logo and other trademarks designed with the symbol "®" are trademarks of JTAG Technologies registered in Europe and/or other countries. JTAG Technologies reserves the right to change design and specifications without notice.

